

答辩后归档材料:

博士/硕士论文题目: 多模视频解码器软硬件分区结构研究与设计

答辩时间: 2008-6-6

答辩委员会主席: 王鼎兴 (教授)

答辩委员会成员: 陈熙霖 卢汉清 吴志美 王蕴红

毕业时间: 2008-7

研究方向: 视频解码器结构

导师: 高文 (教授)

毕业去向: 展讯通信

曾获奖项: 2004 JDL 实验室先进个人

毕业论文的摘要

随着视频编解码技术的不断发展,视频编码效率得到不断的提高,编解码算法变得越来越复杂,也就是说,编码效率的提高是以高计算复杂度为代价的。此外,视频的广泛应用对视频解码器结构的可扩展性提出了更高的要求。传统的视频解码器硬件结构已不能满足这些需求。然而,视频解码器的软硬件分区结构可以解决这个问题,它充分利用 CPU 或 DSP 的强大处理能力及软件的灵活性和可编程性,既可以满足对高复杂度视频解码算法处理的性能要求又可以满足视频解码器的可扩展性需求。作为新兴的标准,AVS 视频标准对其解码器软硬件分区结构设计提出新的挑战。同时,MPEG-2 视频标准已被大面积成熟应用,在一定时间内还会占有一定的市场份额,尤其是基于 MPEG-2 视频标准的系统向基于 AVS 视频标准的系统过渡期间,市场对同时支持 AVS 和 MPEG-2 标准的多模高清视频解码器提出需求。因此,本文从多模视频解码器的模块可重用性、可扩展性和性能方面出发,对基于 AVS 和 MPEG-2 视频标准的多模视频解码器软硬件分区结构进行研究,并基于提出的结构对其关键功能模块结构进行设计,以形成一个完整的视频解码器。

作者首先对视频解码器软硬件分区方法及 AVS 和 MPEG-2 视频标准算法的模块重用性和复杂度进行分析;然后基于分析结果,提出多模高清视频解码器的软硬件分区结构,硬件采用 7 阶宏块级同步流水,软件任务在 RISC 处理器上运行,实现 AVS 和 MPEG-2 高清视频码流的实时解码。它可以支持标准语法的扩展和修订,同时支持灵活的音视频同步、错误恢复、缓冲区管理和系统控制等功能。它是首个基于这两种标准的高清视频解码器软硬件分区结构。结构充分利用硬件加速器的强大处理能力和软件的可编程特性,同时通过标准之间的复用及面向不同应用的可伸缩性,大大降低芯片的面积和功耗。该结构在标准和功能方面具有很强的扩展性,可以应用到其它的视频标准解码器中,如 H.264 标准。

基于提出的分区结构，进一步提出其关键功能模块的软硬件分区结构，包括高效的 AVS 和 MPEG-2 复用的解码缓冲区控制策略、具有容错功能且控制精度可调的音视频同步控制策略、分级检错和恢复的差错控制策略和精确的帧率转换技术的软硬件分区结构。它们将所有控制策略在软件上实现，只需少量的硬件支持，且对标准是透明的，可以应用到其它视频标准解码器中。

最后，基于视频解码处理的特性，对提出的软硬件分区结构进行优化，包括分区结构、软硬件接口、RISC 处理器和解码流水线的优化。这些方法提高了软件处理性能，降低了芯片面积和最坏情况下存储器带宽需求，可以扩展到其它视频标准解码器结构中。

性能分析结果显示，提出的结构能够充分挖掘标准之间的复用度，大大降低软件运算复杂度，面向不同应用具有可伸缩性，这些在很大程度上降低芯片面积和功耗。该结构在标准和功能方面具有很强的扩展性，并已针对媒体处理器和 SoC 应用方案进行实现，可以在 148.5MHz 工作频率下对 NTSC、PAL、720P (60 帧/秒)，直至 1080i (60 场/秒) 节目的 AVS 基准档次@6.0 级别和 MPEG-2 MP@HL 视频的实时解码显示。